PATENT ABSTRACTS OF JAPAN

(11)Publication number:

05-292319

(43) Date of publication of application: 05.11.1993

(51)Int.CI.

H04N 1/40 G06F 3/12 G06F 15/72 G06K 15/00

(21)Application number : 04-096462

(71)Applicant: CANON INC

(22)Date of filing:

16.04.1992

(72)Inventor:

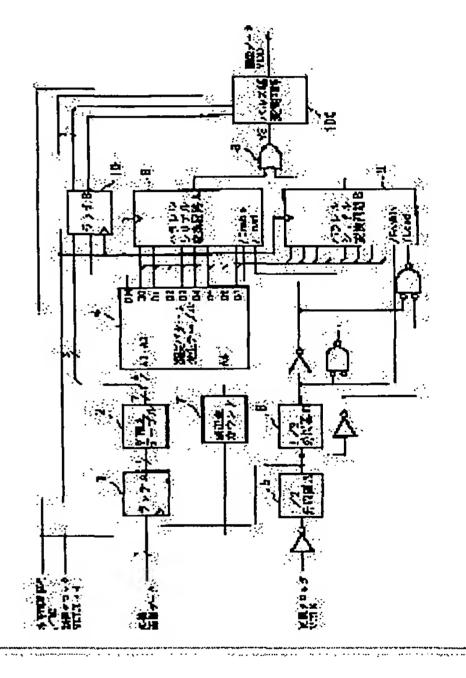
SAKAKIBARA MANABU

(54) PICTURE PROCESSOR

(57) Abstract:

PURPOSE: To obtain a picture processor by which the resolution is increased without decreasing the number of gradation steps of one picture element.

CONSTITUTION: An input picture signal is corrected in gradation in response to the density characteristic of the unit by a gamma correction table 2, a density pattern is roughly generated by a density pattern generating table 4 and parallel/ serial conversion circuits 8, 9 and detailed pulse width modulation is implemented by a pulse width modulation circuit 100, then the resolution is improved without decreasing the gradation steps of one picture element. In such a case, the pulse width modulation circuit 100 generates a signal having a prescribed gradient without using a high frequency clock and generates an optional signal level and the pulse width modulation is implemented by comparing both outputs.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(I2) 公開特許公報(A)

特開平5-292319

(11)特許出願公開番号

(43) 公開日 平成5年(1993) 11月5日

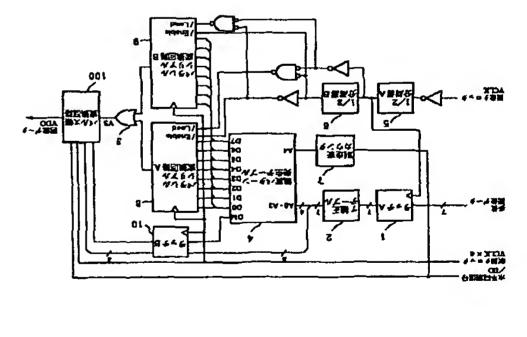
(51) Int. C1. 6		被別記号	广内整理番号	ii.	按	技術表示箇所
H 0 4 N	1/40	101 E	9068-5 C			
		B	9068-5 C			
B41J	25/2					
G06F	3/12	7				
			7339-2 C	B 4 1 J	3/00 A	
	客資訊	次 未贈決	請水項の数3		(全19頁) 母終頁に続く	質に続く
(21) 出版番号	排	红平4-96462		(71) 出额人		
(22) 比城日	· 公	24年 (1992) 4月 16日	₽ 9		キャノン体ASA 東京都大田区下丸子3丁目30番2号	त्तीन
				(72) 発明者	林原 外	
					東京都大田区下丸子3丁目30番2号、平子合社市	/ + + + + + + + + + + + + + + + + + + +
				(74) 代即人	ノギュが在で 中田十一大塚、原徳 (外1名)	

(54) 【発明の名称】画像処理装置

(57) [契約]

[目的] 1回来の略額数を下げずに解像度を上げることができる回像処理装留を提供するにある。

【梅成】 入力画像信号を、7 柏正テーブル2により装置の有する遺貨特性に応じて暗鯛柏正し、遺貨パターン発生テーブル4とパラレルシリアル変換回路8,9によっておおまかに遺貨パターンを生成した後に、パルス幅変調回路100で組がなパルス幅変調を行うことにより、1 画器の階間数を下げずに、解像膜を上げることができる。その際パルス幅変調回路100では、適周波クロックを用いずに、一定の値きを有する信号を発生させると共に、任意の信号レベルを発生させ、両者の出力を比較することでパルス幅変調を行う。



[特許請求の範囲]

【請求項1】 入力回像信号を装置の有する徴度特性に応じて路調補正する路調補正手段と、

核階関補正手段で階割補正された画像信号から濃度パタ ーンを発生させる過度パターン発生手段と、

該徴度パターン発生手段から発生される徴度パターン信号をパルス幅変闘するパルス幅変闘手段とを備え、 該パルス幅変調手段は、一定の傾きを有する信号を発生する値1の個母路は第00位母を発する信号を発生

数パルス幅変闘手段は、一定の傾きを有する信号を発生する第1の信号発生手段と、任意のレベルの信号を発生する第2の信号発生手段と、該第1及び第2の信号発生手段の発生する信号を比較する比較手段とを含み、該比較手段の比較結果に基づいて前記護度パターン信号をパルス幅変調することを特徴とする画像処理装置。

【請求項2】 請求項1記載の画像処理装置において、 バルス幅変闘手段は、更に第1の信号発生手段よりの出 力信号の傾きを検知する傾き検知手段と、該傾き検知手 段の検知結果に基づいて第2の信号発生手段の出力信号 の補正を行う補正手段とを含むことを特徴とする画像処理装置。 【請求項3】 請求項1記載の画像処理装置において、 パルス幅変調手段は、更に第1の信号発生手段よりの出 力信号の傾きを検知する傾き検知手段と、該傾き検知手 段の検知結果に基づいて前記第1の信号発生手段の出力 信号の補正を行う補正手段とを含むことを特徴とする画 像処理装置。

20

[発明の詳細な説明]

[0001] [遊業上の利用分野] 本発明は入力画像信号を階隔処理する画像処理装置に関するものである。

[0002]

30

な機構部を除くシステム構成を図19に示す。図19に から印刷するべき画像データ(写真画像や文字画像を含 ブ信号 (白なら00H、黒なら3FH) に変換し、写真 [従来の技術] 一般的なアーザパームプリンタの機械的 [0003] プリンタコントローラ310は、外部の当 数プリンタ320を制御するホストコンピュータ330 む)を受け取り、文字画像については所定のピットマッ し、徴度が増すにしたがい数値を大きくし、3FHが黒 を表す)に変換する,そして、例えば変換した倡号を回 る。そして画像処理部300からの出力信号に応じて半 単体レーザ340を発光させ、対応する画像を形成して 像処理部300に6ドットの画像データとして送出す 回像については適度を示すコード信号(白を00Hと 示す如く、中間麹画像を印刷する一般的なプリンタ 0は、プリンタコントローラ310、回像処理部3 0、及び半導体レーザ340から構成されている。

[0004] 図20に図19に示す画像処理部300の 詳細プロツク構成図を示す。図20において、301は r 補正テーブルであり、例えばROMで構成されてい

(2)

923

~

特佣平5

る。302は2ピット構成の主走強カウンタ、303は同じく2ピット構成の副走衛カウンタ、304はROM又はRAMで構成されている遺襲パターン発生テーブル、305は遺襲パターン発生テーブル、305は遺襲パターン発生テーブル304から出力される8ピットは列データを回復クロックVCLKの8倍の超波数でツリアルデータに変換して出力するパラレルシリアル変換回路である。

[0006] 一方、画像クロックVCLKを主走強力ウンタ302でカウントし、その2ピットの出力を遺版バターン発生テーブル304のアドレスA7、A8に入力する。更に半導体レーザ340が1走査する毎にプリンタエンジンから送出される水平同期信号BDを固走益力ウンタ303でカウントし、その2ピットの出力を遺展パターン発生テーブル304のテーブルのアドレスA4にこれらのアドレスが入力されると、入力されたアドレスで指示される発地に予め記憶されている8ピットの

9. A 1 0 に入り9 0。 飯屋ハターン光エアーノル3 0 4 にこれらのアドレスが入力されると、入力されたアドレスで活向される番地に予め記憶されている8 ピットのデータロの一つが出力される。 第データはパラレルツリアル変換回路3 0 5 に入力され、核回路3 0 5 で画像に同域したシリアルデータに次数されて出力される。 1 に同域したシリアルデータに変換されて出力される。 1 1 に示す様に、主定権方向に4 ドット、副走査方向に4 ドットの群の位(回来)を形成せて、超に、数2 2 に示す様に、6 0 0 0 pi の 1 ドットを8 分割しているので、1 画架は最終的には12 8 区面で8 3 4 に、2 2 2 に示す様に、6 0 0 0 pi の 1 ドットを8 分割しているので、1 回路は最終的には12 8 区面

となる. 【0008】 つまり、1 画紫の128 区画のうち何区画 40 を黒で迩澄すかによつて凌度を表現するのである。この 従来における渡度表現の例を図23に示す。図23は多 値画像データが(20/64)の遠度である場合の例で ある。上述した従来例では、600的iの1ドットを非 とめた16ドットを1つの遠度を装す最小の単位とし て、更に1ドットを8分割していた。即ち、実質的には 150的iの解像展に変換して128階額を実現していた に実際にはブリンタのガンマ特性のために128階級

[0000]

20

以下になる)。

【発明が解決しようとする課題】しかしながら、150

3

Φ

3

292

ı

特閒平5

dpi の解像度での128階間の中間画像による表現では 国森が粗くなつてしまい、満足の行く画質ということは 出来ず、充分に中間類画像を再現できなかつた。特に文 子の輪郭でボケが目立つものであつた。暗脳の再現性は そのままとして解像度を上げる場合、例えば画森を30 0かiとして128階間を実現するためには、600位i の1ドットを32分割する必要があり、図20のバラ レルシリアル変核回路のクロックが萬周波クロックにな つてしまう。例えば600位i 毎分8枚機では、6.2 5 Mhzの画像クロックの32倍、即ち200Mhzもの動 作クロック及び顔クロックで動作するバラレルシリアル 変換回路が必要である。

[0010] そのため、南価な水晶発振器や南価なECLデバイス等を使わなければ実現できないという欠点もあつた。また、南周波を扱うので、不要輻射が多く発生するという欠点もある。

[0011]

[0012]

【作用】以上の構成において、バルス幅変闘手段は、一定の値きを有する信号を発生する第1の信号発生手段と、任意のレベルの信号を発生する第2の信号発生手段30と、数第1及び第2の信号発生手段の発生する信号を比較する比較手段とを含み、該比較手段の比較結果に基づいて前記濃度パターン信号をバルス幅変調する。

[0013] このように、徴度パターン発生手段で発生された徴度パターンに対して組かなパルス幅変隅を行うことにより、1 画案の踏割数を下げずに、解像度を上げることができる。更に、その際、パルス幅変調に一定の 値きを有する信号及び任意の信号レベルを比較することでパルス幅変調を行うことにより、周囲環境の変化や穏年変化等の影響を碌小限度に抑えられる。

00141

【実施例】以下、図面を参照して本発明に係る一実施例を詳細に説明する。

(第1の実施例) 図1は本発明に係る第1の実施例である画像処理装置の構成を示すプロック図、図2は第1の実施例の副作を示すタイミングチャートである。なお、本実施例をプリンタに適用した場合においては、その概略構成は図19に示す構成と同様であるが、画像処理部の構成が異なり、図1に示す構成となる。

[0015] 図1において、1はラッチA、2はROM 50 J

などで構成される?補正テーブル、3は論理和をとろのR紫子、4はROMなどで構成される徴度パターン発生テーブル、5は分周器A、6は分周器B、7は副走査カウンタ、8はパラレルシリアル変換回路A、9はパラレルシリアル変換回路B、10はラッチB、100はパルス幅変調回路である。

【0016】なお、本実施例では600句i (ドット/インチ)のレーザピームプリンタを用いて主走強2ドット・副走強2ドットの計4ドットを1回森(徹度を表現する最小単位)として各々のドットを更に32分割して1回案を128分割し、その128区間のうちのどれだけの数をレーザに照対するかにより路臨再現を行う場合について述べる。

9

備える本実施例の助作説明を行う。本実施例の図1に示 ータと600dpi の国家クロシクVCLK (6.25M [0017] 1画紫の128区間を図3に示す。図3に 8区間の面積階額、すなわ す画像処理装置は、まず、不図示の(例えば図19に示 す) プリントコントローラより、7 ピットの多値回像デ は、図2の1), 2)に示 **像データは7 ピットの多値** 2を参照して以上の構成を す様に、画像クロックVCLKの立ち上がりに同切し が可能であるので、 示す様に、本実施例では12 回像データである。以下、図 Hz) を受け取る. 本実施例で| ち最大128階額の遺儀表現 示す画像処理回路では入力画

【0018】1)に示す600фiの画像クロツクVCLKは、分周器A5で2分周され、5)に示す主走益方向に2ドット分、つまり主走査方向に300фiの1/2VCLKを出力する。ラッチA1は、図2に4)で示す様にクロック1/2VCLKの立ち上がりタイミングで多値画像データをラッチし、主走強方向に300фi単位の多値画像データとして出力する。

て、続けて2ドット同じ画像データが送られてくる。

[0019] ラッチA1よりの300位i 単位の多値回像データは、r 植正テーブル2に入力され、ここで6)に示す階額植正されたデータに変換される。そして、上位4ビットは徴度パターン発生テーブル4にアドレスA0~A3として入力される。下位3ビットは後述する設成パターン発生テーブル4よりのDM信号と共に、3)に示す制御クロックVCLK×4の立ち上がりタイミングでラッチB10にラッチされる。

【0020】一方、水平同期信号BDは副走査カウンタ7に入力され、カウントされる。副走査カウンタ7でカウントされた。副走査カウンタ7でカウントされた1ピット信号(図2の8))は、徴度バターン発生テーブル4にアドレスA4として入力される。 は度パターン発生テーブル4はアドレスA0~A4を基に、図2に9)で示す対応する徴度パターン信号としてD0~D7を出力し、また、対応するDM信号が出力される。 DMは変調イネーブルであり、"1"で後述する研変調画路100でパルス幅変調を行ない、"0"でパルス幅変調を行なわない。以上におけるテーブルのアドルス幅変調を行なわない。以上におけるテーブルのアド

レスとデータとの関係については後述する。

[0021] 徴度パターン発生テーブル4の9ピット出力信号のうちD7~D0のパラレル出力される8ピットのデータは、後段のパラレルシリアル変換回路A8、パラレルシリアル変換回路ABに入びアルジリアル変換回路ABがデータに変換され、MSBから癌次出力される。パラレルシリアル変換回路B9に入力され、ここでシリアレルシリアル変換回路B,9は、主走査方向300時に再か出力されている時に制御クロックVCLK×4に同期して取り込んだパラレルデータをシリアルデータに変換して協き出し動作を行う回路である。そして核回路数して協き出し動作を行う回路である。そして核回路B,9の後段のOR紫子3で論理和されて回像データVSにな利、パルス幅変換回路100に入力される。この間のタイミングを図2の9)~16)に示す。

発生させ、この時、主走査方向300dpiを8分割した 08はD/A変換回路107とランプ発生回路104の **階として、ァ補正テーブル2で入力画像信号を装置の有** 変調回路100の詳細システム構成図を示す。図4にお いて、101はBD信号に基づいてパルスを発生するパ ルス発生回路、102はパルス発生回路101よりの出 103は画像データ信号VSを1クロツク分遅らせるD フリップフロップ、104はDC0V~5Vの信号を反 フリップフロップ 102の出力の立ち下がりエッジでホ ールドするサンプル&ホールド回路、106はサンプル ーブル4で階間補正された画像信号から徴度パターンを 【0023】図4にそのバルス幅変頗を行なうパルス幅 【0024】105はランプ発生回路104の出力をD &ホールド回路105の出力に応じて基準電圧を発生す る基準電圧発生回路、107は3ピットのラッチB10 【0022】以上説明した回路においては、先ず第1段 する徴度特性に応じて略調補正し、徴度パターン発生テ その8分割した信号をパルス幅変認回路100によつて 更に8位相ずらし、計64分割のバルス幅変調を行う。 カパルスを1クロツク分選らせるDフリップフロップ、 転させてランブ倡号を発生するランブ発生回路である。 わけであるが、本実施例においては、第2段階として、 よりの出力データをD/A変換するD/A変換回路、 出力を比較する比較器である。

[0025] 109は比較器1008と画像データ信号 VSの勘理和を取り画像データVDOとするOR回路、 110は論理反転した回像データ信号VSとパルス発生 回路101の出力BDPとの勘理和を取りランプ発生回路104の立ち下がりエッジトリガ信号とするOR回路、111は画像データ信号VSとBD信号とDフリップフロップ103の出力VSラッチ信号との簡単和を取りランプ発生回路104のリセット信号とするOR回路コネスス

[0026]まず、本実施例におけるパルス幅変調回路 100において、信号DMが"1"となつてパルス幅変

20

閥を行うときの助作を図5を参照して以下に説明する. 図5は図4に示すバルス幅炎閥回路100において、信母DMが"1"となつてバルス幅変闘を行うときの助作タイミングチャートである。画像データVSが入力されると、OR回路111の入力がなされ、図5に3).

5)で示す様にランプ発生回路104のリセットが解除される。これにより、ランプ発生回路104は図5に6)で示す様に回像データVSの立ち下がりに同期して0V~5Vが反転したランプ信号を発生する。核ランプ発生回路104の出カランプ信号は、サンブル&ホールド回路105及び比較器108の直端子に入力されている。また、比較器108の負端子には、図5に7)で示すラッチB10出力データをD/A変換回路107でD/A変換した館圧Vxが入力されている。D/A変換回路107の基準電圧には、VCLK×4の1クロツク期間に前述のランプ信号が上昇する電圧値Vrefが与えられている。

2

[0027]ランプ発生回路104は、コンデンサに蓄格された電荷の充放電によりランプ負信号を発生しているので、周囲の環境や経時変化によりランプ信号の傾きが変化する。そこで、本実施例においては、印刷領域外でランブ信号の傾きを検知して補正を行なつている。以下、本実施例によるランブ信号の校正助作について説明する。本実施例においては、1ライン毎に発生するBD信号発生時にこの校正助作を行う。

20

[0028] 図6に本実施例における校正時のタイミングチャートを示す。図4に示すパルス幅変閥回路100に図6に2)で示すBD信号が入力されると、パルス発生回路101はVCLK×4クロック信号に同期して図6に3)に示すワンショットパルスBDPを発生する。該BDP信号はOR回路110を介してランプ発生回路104のランプ語生回路104のランプ語生回路104のランプ信号を発生させる。

[0029] 一方、BDP信号はBDPラッチ102にも入力され、図6に4)で示す様に次のVCLK×4クロック信号でBDPパルスをラッチする。このBDPラッチ信号はサンプル&ホールド回路105のリセット猫子に入力されており、BDPラッチ信号の出力中サンプル&ホールド回路105を動作状態に維持する。サンプル&ホールド回路105は、図6に6)で示す様にパルス発生回路101よりのBDP信号の立ち下がりエッジでランプ信号をサンプル&ホールドし、基準電圧発生回路106に出力する。基準電圧発生回路106に出力する。基準電圧発生回路106に出力する。基準電圧発生回路106にサンプル&ホールドした値をD/A変換回路107の基準電圧

40

(0030) したがつて、このD/A変換回路107の出力とランプ信号を比較する比較器104の出力はVCLKx 4の正確な(1/8)の時間精度である5nsec単位で仲弱される。このラッチB10の出力信号とD/A

[0031] OR回路109は、ラッチB10出力の下位3ピットが"000b"の場合には、D/A 変換回路107の出力は0Vとなる。このため、このままではD/A 変換回路107の出力とランプ負債号の0Vとを比較する比較器108の出力は不定となる。そこで、本実施例ではOR回路109で比較器108出力回像データVSとVS信号との簡単和を収ることにより、上述した場合には、出力回像データVDOがバルス幅変調しない回像信号となるようにしている。

9

[0032]次に、本実施例におけるバルス幅変髄回路100において、信号DMが"0"となつてバルス幅変調を行なわないときの助作を図8を参照して以下に説明する。図8は図4に示すバルス幅変調回路100において、信号DMが"0"となつてバルス幅変調を行なわないときの助作タイミングチャートである。

49 るとランプ発生回路104のリセットが解除される(図 ータVSの区間にしか発生しない。したがつてD/A変 してD0~D7を出力し、また、対応するDM信号が出 【0033】この場合には、回像データVSが入力され 8の3), 5) 参照)。ランプ発生回路104は、図8 の3), 6)に示す様に回像データVSの立ち下がりエ ツジに同期してランプ負信号を発生する。この時、DM は"0"であることより、ロフリップフロップ103は リセントされた状態である。このため、DMが"1"の 時とは違い、ランプ信号は図8の6)に示す様に回像デ **校回路107よりの変換値の如何にかかわらず、比較器** [0034]次に図9を参照して本実施例における遺氓 パターン発生テーブル4を説明する。図9は、本実施例 における徴度パターン発生テーブル4におけるアドレス 入力と出力データの関係の一例を示す図である。図9に 示す様に本実施例の徴度パターン発生テーブル4は、ア ドレスA0~A4を基に、対応する微度パターン信号と 力される。微度パターン発生テーブル4は図9の如くの A3~A0のデータが入力された時に、何らかの方法で 田気デイスク数類、斑気テープ数徴等任徴の結成とする データを記憶するROMで構成することが鉛ましいが、 D7~D0, DMのデータが出力されるものであれば、 い。この結果、バルス幅変調は行われないことになる。 108の出力も画像データVSの区間にしか発生しな

[0035] 図9に示す徴度パターン発生テーブル4を用いたときのアドレスA3~A0、つまりァ柏正テーブル2の出力の上位4ピツトと徴度パターン発生テーブル4の出力時での1画案(600向iの4ドット分)の状 50

版を図10、図11に示す。徴度パターン発生テーブル4の出力信号をさらにパルス幅変調回路100でパルス幅変調を行つたときの7 福正テーブル2の出力下位4ピットと1回条(600dpi4ドット分)の画像信号VDOの状態を図12、図13に示す。図12、図13では図10、図11の(A3, A2, A1, A0)=(0,1,1,0)のパターンにおける画像信号VDOの状態を示す例である。

ロジック回路で処理し、額 ラインの哲や結形されるパ ルス幅変瞬回路100を用いて行なうことにより、温度 や湿度等の周囲環境変化や経年変化に影響されずに常に が出力できる。即ち、バル を16に分割し、分割した ス幅変調を行つて各々8段 とにより、16×8=12 [0036]以上説明した様に本実施例では、大まかな ス幅変類回路100で1回茶 安定した高精度な中間隔画像 略にパルス幅を変化させるこ 16パターンの制御は低速な かな8段階の制御には各印刷 バターンの信号を徴少にバル 8 階間の徹度再現が可能とな

[0037]また、本実施例のバルス幅変顕回路では

右側伸張であるが、左側伸張としてもよい。(第2の変施例)なお、本発明は以上説明した実施例に限定されるものでは無く、1がそのサイズも上述の実施例に限定されるものではない。例えば、7 補正テーブル2、遺氓パターン発生テーブル4の構成等も上述した図9、図10、図11及び図12、図13の例に限定され

を、図14、図15、図16、図17を参照して以下に 説明する。第2実施例においても他の構成は上述した第 1変施例における図1、図4等に示す構成と同一であ

り、以下に述べる図14、図15、図16、図17が相 4に、図14に示す徴度パ 0、つまり 7 枯正テーブル2 の出力の上位 4 ピットと避 dpi の4ドツト分)の状態を図15に示す。また、徴度 力信号をさらにパルス幅変 1回株 (6000向) 4ドツ A 0) = (0, 1, 1, 0) のパターンにおける画像信 施例における強度パターン ターン発生テーブル4を用いたときのアドレスA3~A 出力時での1 画紫 (600 関回路100でパルス幅変闘を行つたときのァ補正テー 50 (A3, A2, A1, ト分)の画像信号VDOの状態を図16、図17に示 皮パターン発生テーブル4の 遠する。本発明に係る第2実 発生テーブル4の内容を図1 パターン発生テーブル4の出 母VDOの状態を示す例であ ブル2の出力下位4ピットと す。図16、図17では図1

[0039]第2実施例では、図15で明かなように、主走査600句iで剧走査300句iが実質上の1回案となる。その際、米使用領域は前段のァ前正テーブル2でアドレッシングしないような補正を行う。第2実施例においては、以上の制御を行なうことにより、上述した

6

9

第1の実施例よりも表現出来る階調数は減るが、解像度は向上するので、きめの細かい中間画像が得られる。

転した画像データ信号VSとバルス発生回路101の出 ブル&ホールド回路205の出力に応じて基準電圧を発 り、各抵抗は全て同一抵抗値を待ち直列に8個接続され ている。208はラダー抵抗器207の各出力とランプ 、213はラッチB出力信号の下位3ピット及びD り、他の構成は上述した第1実施例と同様である。図1 毎号を付し詳細説明を省略する。図中、110は簡単反 力BDPとの勘理和を取りランプ発生回路104の立ち 下がりエツジトリガ信号とするOR回路、206はサン る。209は比較器208の出力を選択するマルチプレ タ信号VSの論理和を取り画像データVDOとするOR M債号に基づいてマルチプレクサ209の選択債母を出 [0041] 図18は本発明に係る第3実施例のパルス 8において、図4に示す第1実施例と同様構成には同一 クサ、210はマルチプレクサ209の出力と画像デー 発生回路104の出力をそれぞれ比較する比較器であ 幅変鱗回路の詳細構成を示すシステムブロック図であ 生する基準電圧発生回路、207はラダー抵抗器であ 力するコード変換回路である。

[0042] 第3 実施例においては、ラダー抵抗器207の上端には校正された基準電圧が供給され、下端は接地されているので、ラダー低抗器207の各出力とランプ発生回路104の出力を比較した比較器208の出力は、正確にVCLK×4の1/8刻みで伸張された信号になる。コード変換回路213は、信号DMが"1"の場合には、パルス幅変調を行なわせるためにラツチB10出力の下位3ビットをそのまま出力する。一方、信号DMが"0"のときには、パルス幅変調を行わないので、ラッチB10出力の下位3ビットの値にかかわらず"0000b"を出力する。

[0043]マルチプレクサ209は、コード変換回路213の出力が"000b"のときには入力トを選択し、"001b"のときには入力gを、"010b"のときには入力をを、"100b"のときには入力をを、"100b"のときには入力を、"110b"のときには入力を、"110b"のときには入力を、"110b"のときには入力を、"110b"のときには入力を、"110b"のときには入力を、"110b"のときには入力を、"110b"のときには入力をを、"110b"のときには入力をを選択し出力する。

[0044]マルチプレクサ209の出力と回像データ信号VSをOR回路210で簡唱和することにより、ラッチB10出力に応じてVCLK×4の1/8刻みで伸張された画像データ信号VSが出力される。以上説明した様に第3実施倒によれば、ラッチB10出力に応じて

特刚平5-2 10

တ

-

က

2 6 VCLK×4の1/8刻みで毎暇された回像データ信号 VSが出力され返回覧、唐解像度での回像処理が可能と

[0045]以上説明した様に各実施例によれば、遺仮 パターン発生テーブルとパラレルシリアル弦換回路によ つておおまかに遺促パターンを生成した後に、細かなパ ルス幅変繭を行うことにより、1 画案の路翻数を下げず に、解像度を上げることができる。その欧パルス幅変調 には高周改クロツクを用いずに、一定の値きを有する信 する信号発生する信号発生手段と、任意の信号レベルを発生 する信号発生手段とを用い、両者の出力を比較すること でパルス幅変調を行う。

[0046] また、プリント時に一定の傾きを有する信号を発生する信号発生手段の傾きを検知し、そのずれを補正する。尚、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器から成る装置に適用しても良い。また、本発明はシステム或は装置にプログラムを供給することによつて達成される場合にも適用できることは言うまでもない。

[0047]

20

【発明の効果】以上説明したように本発明によれば、1回来の階間数を下げずに解像度を上げることができ、周田環境の変化や経年変化等の影響を最小限度に押えることができる。

【図面の簡単な説明】

【図1】本発明に係る第1の実施例である画像処理装置の構成を示すプロック図である。

【図2】第1実施例の動作を示すタイミングチャートである。

30 【図3】第1実施例における1回案を128区間として表す例を示す図である。【図4】第1実施例におけるバルス幅変属回路の詳細シ

ステム構成図である。 【図5】第1実施例におけるバルス幅変隣回路におい

【図3】 341 米島宮にもソっハゲイ酒を発回品にもが、て、個母DBが"1"となつてバルス幅蛟路を行うときの島作タイミングチャートである。

【図6】本尖施例におけるバルス幅変隅回路における校正時のタイミングチャートを示す図である。

【図7】ラッチBの出力信号と、D/A交換回路よりの40 出力信号、及び仲長パルス幅との関係を示す図である。【図8】第1実施例におけるパルス幅変調回路において、信号DBが"0"となつてパルス幅変闘を行なわないときの動作タイミングチャートである。

【図9】第1実施例における徴度パターン配生テーブルの構成例を示す図である。

図10]

【図11】第1奖施例における徴度パターン発生テープルに入力される r 植正テーブル出力の上位 4 ピットと徴度パターン発生テーブルの出力時での1 画案の状態を示

20

6

 $\widehat{\mathbf{S}}$

=

ルの出力信号をさらにパルス幅変調したときのト前正テ ーブル出力の下位4ピットと1 画紫分の画像信号VDO [図13] 第1実施例における濃度パターン発生デ の状態を示す図である。

[図22] 従来の600dpiの1ドツトを8分割した例

を示す図である

[図23] 従来の徴度表現の例

[符号の説明]

を示す図である。

6

6

က N G

 \sim

特閒平5

12

[図14] 本発明に係る第2実施例における讃度パタ ン発生テーブルの構成例を示す図である。

ルに入力されるァ福正テーブル出力の上位4ピットと邀 度パターン発生テーブルの出力時での1回案の状態を示 [図15] 第2 実施例における徴度パターン発生テープ

徴度パターン発生テー

ァ補圧テーブル

OR案子

က

ラッチ

1, 10

[図17] 第2 実施例における徴度パターン発生テーブ [図16]、 す図である.

ルの出力信号をさらにパルス幅変隣したときのァ補正テ ーブル出力の下位4ピットと1両来分の画像信号VDO [図18] 本発明に係る第3の実施例におけるパルス幅 の状態を示す図である。

プロップ

Dフリップ

103

102,

基準電压発生回路

206

106,

サンプルのボールド回路

ランプ発生回路

0 4 105

パラレルシリアル蛟被回路

G

∞

刷走査カウンタ

分周器

9

ທ໌

パルス幅数関回路 パルス発生回路

100

101

2 [図19] 一般的なレーザビームプリンタの樹椒的な機 特部を除くシステム特成を示す図である。 変閥回路の詳細システム構成図である。

Fosq Enable

いていく 日路回数変

1115

peo7, •Idsn3 /

いっていい いていい A 路回難変

B+~ E

LO

De

5Q

za ıa

0@

DΜ

Þ

EOVーやい動態 POVITーキ主義

6

100

SA

3

8

10

副大小い 路回教変

VDO VDO

207 [図20] 従来の画像処理部の辞組プロック構成図であ

回路

2

0

0

110, 111, 21

6

10

ラダー抵抗器

マルチプレクサ コード変換回路

209213

九較 路

208

108,

D/A效被回路

107

【図21】600dpiの解像度で入力される1ドット毎 の画像信号に対する徴度を改す扱小の単位を示す図であ [図22]

[図2]

¥~93. (4-41 (E-91) F-92 (F-92) F-93 (F-92 16-4 15) パラレルシリアが回路8出力 16) VS 17) テッチ8出力 (ナナーブル3ヒット+DM) 10) パラレルシリアル回路 A Load 13) パラフルシリアか回路田 Load 12) パラフルシリアル回路 A 出力 7) 分耳器B出力 8) 単逆省カウンタ出力 9) 遺斑パターンナーブル出力 ここ ベラフルシリナル回路 A B 14) ペランルシリアル回路日臣 6) 分回器 A 出力 (-1/2vCLR) 6) 7 テーブル出力 2) 多也因像データ 1) 600dpi VCLK ◆ ラッチ 人 五七 3) VCLK×4

VCLK 画像シロッ

国像与一9 多值

VCLK×4 制御ウロッ

人BD 水本自動信号

1/2 1/2

9

3 器間代 7/5

41.44

查击區

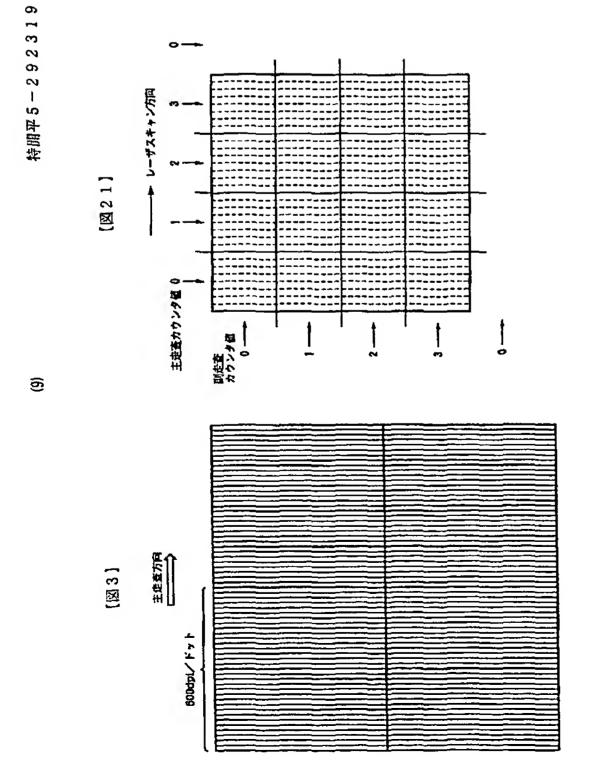
埋正

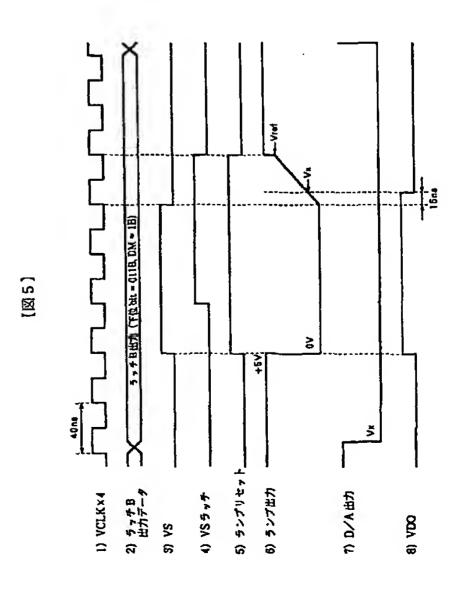
ÞΥ

EA-0A

8

[<u>M</u>



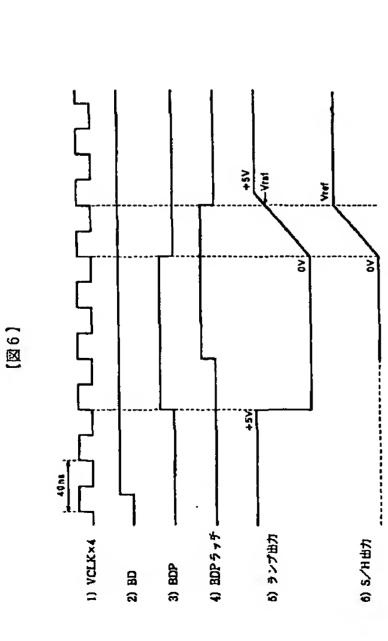


G

特開平5.



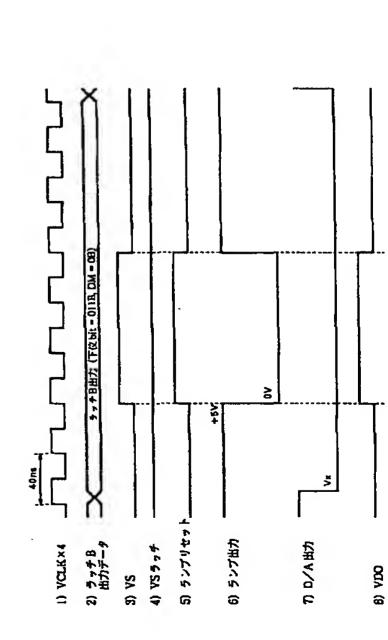
 $\widehat{\Xi}$



[図7]

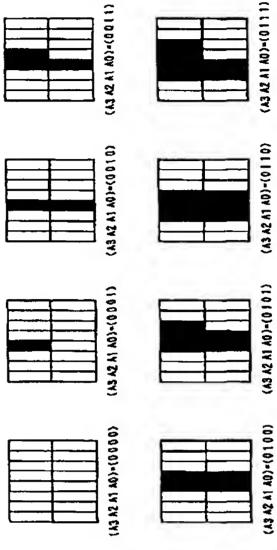
	,							
伸張パルス幅 (nsec)	0	5	10	15	20	25	30	35
D/A做力 (V)	0	Vref *1/8	Vref *2/8	Vref *3/8	Vref *4/8	Vref *5/8	Vref *6/8	Vref *7/8
ラッチB出力の下位3bit	0008	001B	0108	0118	100B	1018	1108	1118

[图图]



[図14] [图8]

[図10]



(A3 AZ A1 A0)-(0111)

(13) 特間平5-292319

特閒平5-292319

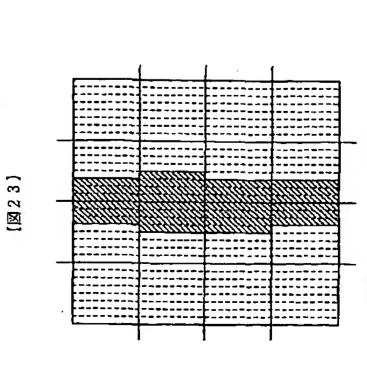
(14)

[図13]

(A3 A2 A1 A0)-(1100) (A3 A2 A1 A0)-(1111) (A3 A2 A1 A0)-(1111)

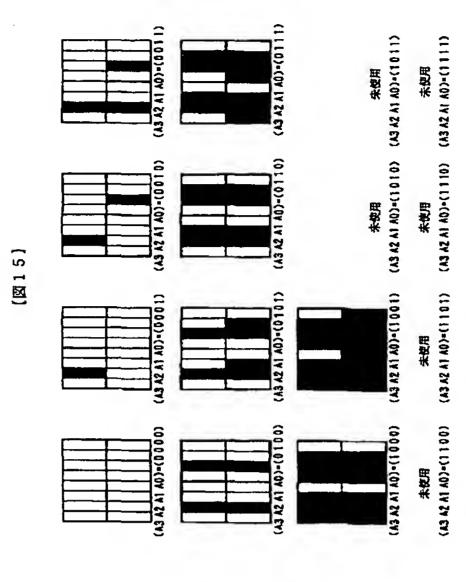
(* 福正チーブル出力上位 4 ピット) = (0110) での **ルス信交通回路入力画像

[図12]



多田国保データが20/54の遺貨を示した場合

(01100) (01101) (01101) (01101) (01101) (01101)



(0110010B)

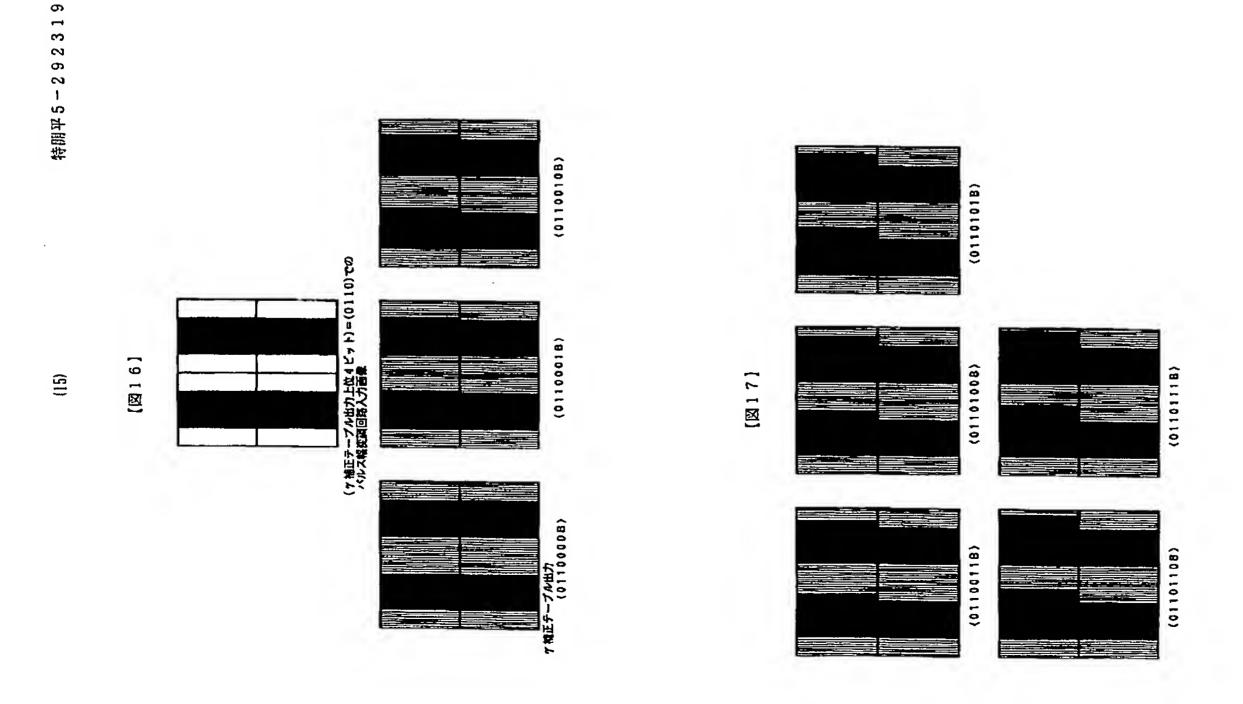
(0110001B)

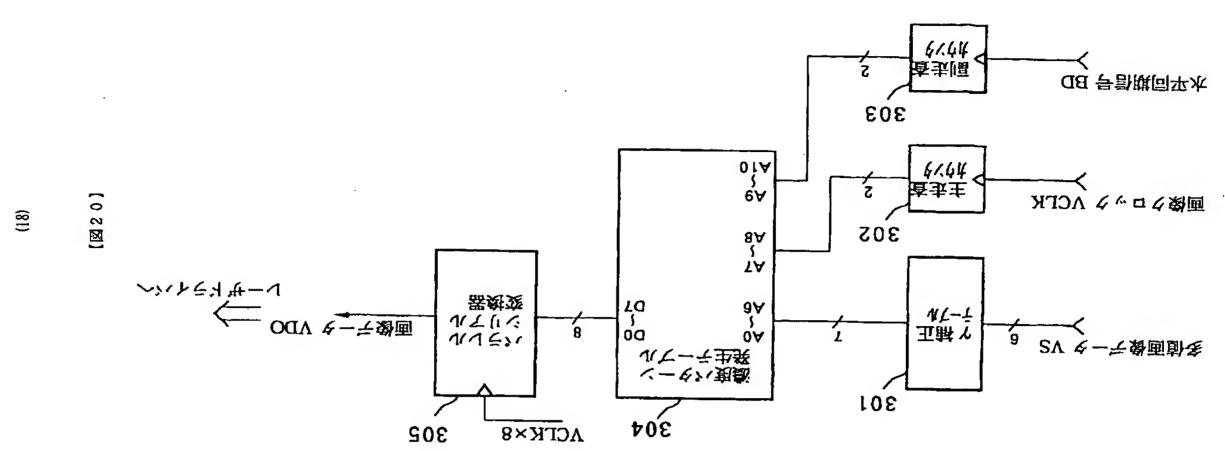
7 結正テーブル出力 (0110000B)

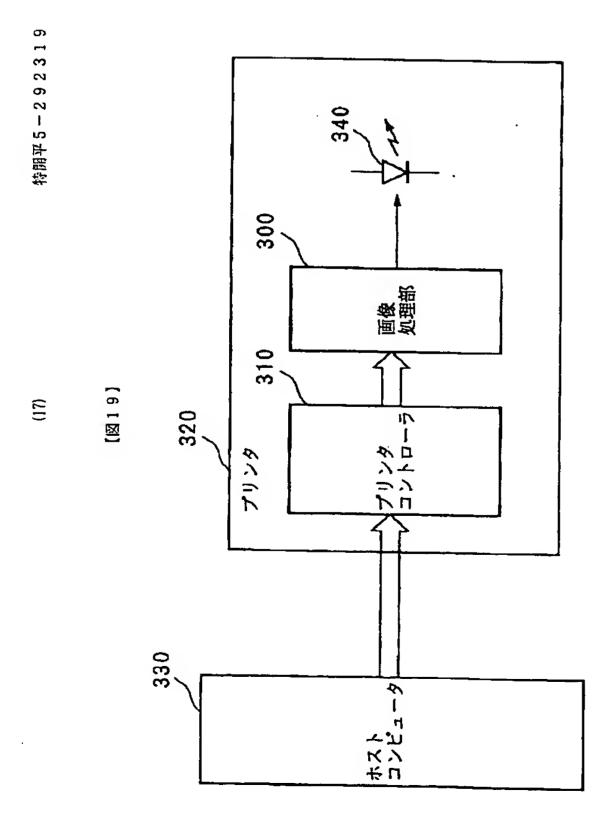
Έ

ε

Φ







特朋平5-292319

(61)

フロントページの統令

識別配母 (51) Int. Cl. ⁶ G O 6 F 15/72 G O 6 K 15/00

. 广内整理番号 G 9192-5L

Ŀ

技術表示箇所